

Searching PAJ

1/2 ページ

BEST AVAILABLE COPY

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 08-264107

(43)Date of publication of application : 11.10.1996

(51)Int.Cl.

H01J 1/30

H01J 9/02

H01J 31/12

(21)Application number : 07-066078

(71)Applicant : TOSHIBA CORP

(22)Date of filing : 24.03.1995

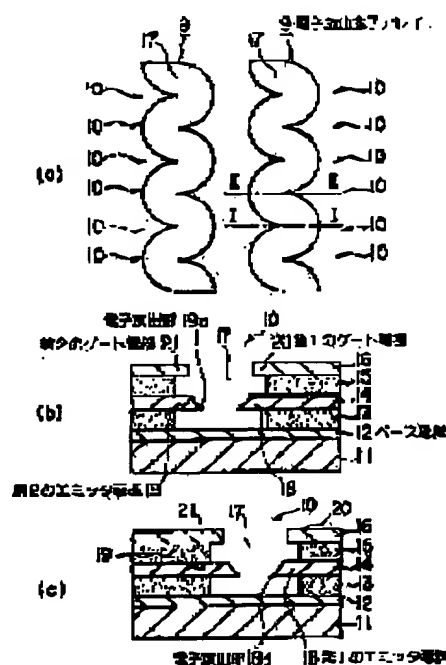
(72)Inventor : AKAMA YOSHIAKI

## (54) FIELD ELECTRON EMITTING ELEMENT, AND PLANAR DISPLAY DEVICE USING THIS FIELD ELECTRON EMITTING ELEMENT, AND MANUFACTURE OF FIELD ELECTRON EMITTING

## (57)Abstract:

**PURPOSE:** To improve the electric field concentration of an electron emitting part and raise electron emission efficiency by sharpening the tip of an emitter electrode three-dimensionally thereby forming an electron emission part, and impressing voltage to a gate electrode and a base electrode thereby impressing an electric field to an emitter.

**CONSTITUTION:** In a field electron emitting element 10, which is constituted by stacking the emitter electrodes 18 and 19 and gate electrodes 20 and 21 through insulating layers 13 and 15 on a base electrode 12, a meandering electron emission groove 17 and an array 9 are made, and each electrode is projected in the groove 17. And, the tips of the emitter electrodes 18 and 19 are sharpened three-dimensionally to form electron emitting parts 18a and 19a positioned one each in each element 10. In the case of emitting electrons from an emitter, electric fields concentrate on the sharpened electron emitting parts 18a and 19a by earthing the emitter electrode 18, and impressing specified voltages each to the gate electrode 20 and 21 and the base electrode 12 thereby impressing electric fields to the emitter electrodes 18 and 19, thus electrons are emitted upward efficiently. Accordingly, the emission of electrons at low voltage becomes possible.



## LEGAL STATUS

[Date of request for examination]

30.10.2001

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

Searching PAJ

2/2 ページ

[Patent number] 3499640  
[Date of registration] 05.12.2003  
[Number of appeal against examiner's decision  
of rejection]  
[Date of requesting appeal against examiner's  
decision of rejection]  
[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-264107

(43) 公開日 平成8年(1996)10月11日

(51) Int. Cl. <sup>4</sup>	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 J	1/30		H 0 1 J 1/30	B
	9/02		9/02	Z
	31/12		31/12	B

審査請求 未請求 請求項の数15 O L (全 17 頁)

(21) 出願番号 特願平7-88078

(22) 出願日 平成7年(1995)3月24日

(71) 出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(72) 発明者 赤間 善昭

神奈川県横浜市磯子区新磯子町33番地 株式会社東芝生産技術研究所内

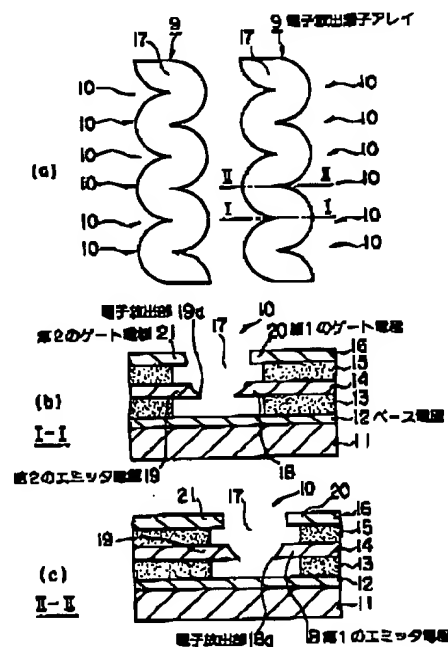
(74) 代理人 弁理士 鈴江 武彦

(54) 【発明の名称】 電界電子放出素子、この電界電子放出素子を用いた平面ディスプレイ装置および電界電子放出素子の製造方法

(57) 【要約】

【目的】 電子放出効率が高く、より低い電圧で電子を所定の方向に放出することのできる電界電子放出素子を提供する。

【構成】 基板11上にベース電極12、第1の絶縁膜13、第1の導電膜14（エミッタ電極18、19）、第2の絶縁膜15および第2の導電膜16（ゲート電極20、21）が積層され、上記エミッタ電極18、19の電子放出部18a、19aに対して上記ゲート電極20、21およびベース電極12から電界を印加することで、上記電子放出部18a、19aから電子放出溝17を通して電子を放出する。



(2)

特開平8-264107

1

【特許請求の範囲】

【請求項1】 尖鋭化された電子放出部を有し、電界が与えられることでこの電子放出部から電子を放出する板状のエミッタ電極と、

このエミッタ電極の一面側に絶縁層を介して積層され、上記エミッタ電極に電界を与えるベース電極と、  
このエミッタ電極の他面側に絶縁層を介して積層され、上記エミッタ電極に電界を与えるゲート電極とを有することを特徴とする電界電子放出素子。

【請求項2】 請求項1記載の電界電子放出素子において、

上記エミッタ電極の電子放出部は、このエミッタ電極の他面側からえぐられることで、厚さ方向に尖鋭化されていることを特徴とする電界電子放出素子。

【請求項3】 請求項1記載の電界電子放出素子において、

上記ゲート電極は、上記エミッタ電極の他面と平行な方向に所定ギャップを存して分割され、各々上記エミッタ電極の電子放出部に電界を与える第1、第2のゲート電極を有し、

上記エミッタ電極から放出された電子は、この第1、第2のゲート電極間を通して上記エミッタ電極の他面側に放出されることを特徴とする電界電子放出素子。

【請求項4】 請求項3記載の電界電子放出素子において、

上記第1、第2のゲート電極のいずれか一方は、上記エミッタ電極の電子放出部を囲む縁部を有することを特徴とする電界電子放出素子。

【請求項5】 請求項3記載の電界電子放出素子において、

上記エミッタ電極は、上記ゲート電極およびベース電極と平行な方向に所定隙間を存して分割された第1、第2のエミッタ電極を有し、

第1、第2のエミッタ電極のそれぞれに電子放出部が設けられ、

上記第1のエミッタ電極の電子放出部と、第2のエミッタ電極の電子放出部は、上記ゲート電極およびベース電極と平行な方向に交互に設けられていることを特徴とする電界電子放出素子。

【請求項6】 請求項3記載の電界電子放出素子において、

上記ベース電極は、上記エミッタ電極の一面と平行な方向に所定ギャップを存して分割され、各々上記エミッタ電極の電子放出部に電界を与える第1、第2のベース電極を有し、

上記エミッタ電極から放出された電子は、この第1、第2のベース電極の間を通してエミッタ電極の一面側にも放出されることを特徴とする電界電子放出素子。

【請求項7】 請求項1記載の電界電子放出素子において、

2

上記エミッタ電極から放出された電子を受けるアノード電極を有することを特徴とする電界電子放出素子。

【請求項8】 請求項7記載の電界電子放出素子において、

上記アノード電極は、透明導電膜を有し、  
この透明導電膜には上記エミッタ電極から放出された電子を受けることで発光する蛍光体が設けられていることを特徴とする電界電子放出素子。

【請求項9】 請求項1記載の電界電子放出素子において、

上記エミッタ電極とベース電極の電位差と、上記ゲート電極とエミッタ電極の電位差を制御することで、上記エミッタ電極の他面側に電子を放出させる制御手段を有することを特徴とする電界電子放出素子。

【請求項10】 請求項1記載の電界電子放出素子において、

上記エミッタ電極とベース電極の電位差と、上記ゲート電極とエミッタ電極の電位差を制御することで、上記エミッタ電極の一面側と他面側とに電子を放出させる制御手段を有することを特徴とする電界電子放出素子。

【請求項11】 請求項1記載の電界電子放出素子を基板上にマトリックス状に配設してなる電子放出源と、  
この電子放出源に対向配置され、上記電子放出源から放出された電子を受けることで発光表示を行う表示部とを有することを特徴とする平面ディスプレイ装置。

【請求項12】 請求項11記載の平面ディスプレイ装置において、

上記電子放出源と上記表示部は、上記ゲート電極に積層された絶縁層を介して接合されていることを特徴とする平面ディスプレイ装置。

【請求項13】 請求項1記載の電界電子放出素子の製造方法において、

基板の一面側にベース電極、第1の絶縁層、第1の導電膜、第2の絶縁層、第2の導電膜および金属マスクを積層し、この金属マスクにレジストを塗布する工程と、  
このレジストの所定の部位に対して露光用光を照射し、このレジストの上記所定の部位の一部に露光されない残留部が残るように、このレジストの露光を行う工程と、  
このレジストおよび上記残留部をマスクとして上記金属マスクを異方性エッチングすることにより、上記金属マスクの所定の部位をエッチング除去すると共に、この金属マスクの上記所定の部位の一部にエッチング除去されない残留部を形成する工程と、

この金属マスクおよび上記残留部をマスクとして上記第1の絶縁層、第1の導電膜、第2の絶縁層および第2の導電膜を異方性エッチングすることにより、上記第2の導電膜の所定の部位を除去して第1、第2のゲート電極を形成し、上記第1の導電膜の所定の部位をエッチング除去して上記エミッタ電極を形成すると共にこのエミッタ電極をえぐることで厚さ方向に尖鋭化して電子放出部

50

(3)

特開平8-264107

3

を形成する工程とを有することを特徴とする電界電子放出素子の製造方法。

【請求項14】 請求項1記載の電界電子放出素子の製造方法において、

基板の一面側にベース電極、第1の絶縁層、第1の導電膜、第2の絶縁層および第2の導電膜を積層し、この第2の導電膜にレジストを塗布する工程と、

このレジストの所定の部位に対して露光用光を照射し、

このレジストの上記所定の部位の一部に露光されない残留部が残るように、このレジストの露光を行う工程と、

このレジストおよび上記残留部をマスクとして上記第2の導電膜の所定の部位をエッチング除去して第1、第2のゲート電極を形成すると共に、この第2の導電膜上記所定の部位の一部にエッチング除去されない残留部を形成する工程と、

この第2の導電膜および上記残留部をマスクとして上記第1の絶縁層、第1の導電膜および第2の絶縁層を異方性エッチングすることにより、上記第1の導電膜の所定の部位を除去して上記エミッタ電極を形成すると共にこのエミッタ電極をえぐることで厚さ方向に尖鋭化して電子放出部を形成する工程とを有することを特徴とする電界電子放出素子の製造方法。

【請求項15】 請求項13あるいは請求項14記載の電界電子放出素子の製造方法において、

上記レジストの露光工程は、露光用光の焦点位置を上記レジストの塗布された位置からずらして行うことを特徴とする電界電子放出素子。

【発明の詳細な説明】

【0001】

【産業上の利用分野】この発明は、例えば、真空マイクロエレクトロニクス技術を利用した電界電子放出素子、この電界電子放出素子を応用した平面ディスプレイ装置、および電界電子放出素子の製造方法に関するものである。

【0002】

【従来の技術】従来から、真空を電荷輸送媒体とする真空素子が研究されているが、この真空素子の一つとして電界電子放出素子（真空マイクロ素子）がある。そして、代表的な電界電子放出素子には、図17に示すようにエミッタ電極1が基板2から略鉛直方向に四角錐や円錐の形状を呈しているもの（以下、スピント型と記す）と、図18（a）及び（b）に示すようにエミッタ電極3が基板2と平行な方向に三角形の飛び込み板形状、即ち楔形の形状を呈しているもの（以下、平面型と記す）とがある。なお、図17および図18において、4、5で示すのはそれぞれ上記エミッタ電極1、3から電子を引き出すためのゲート電極である。

【0003】上記スピント型の電界電子放出素子の作製は、例えば東北大学電気通信研究所の横尾邦義氏が電気学会誌 Vol.112, No.4 (1992) pp257-262に記しているよ

4

うに、スタンフォード研究所のスピント(C.A.Spint)氏らの開発した回転させながら斜め方向から陰極チップを蒸着する技術や、アメリカ海軍研究所のグレイ(H.F.Gray)氏らの開発したSi単結晶を選択的に異方性エッチングする技術を基本にして行われる。

【0004】さらに、平面型等の他のエミッタ電極の作製方法は、例えば、工業技術院電子技術総合研究所の伊東順司氏及び金丸正剛氏によって、「微小陰極の応用—真空マイクロ素子—」（オプトロニクス誌 No.109 (1991) pp193-198）や、「微小三極真空素子の試作とその応用」（日本学術振興会荷電粒子ビームの工業への応用第132委員会第111回研究会資料（1990）pp7-13）で説明されている。

【0005】

【発明が解決しようとする課題】ところで、上述した従来の電界電子放出素子には、以下に説明する解決すべき課題がある。すなわち、これらの電界電子放出素子を例えば平面ディスプレイ装置の電子放出源として利用する場合、この電界素子から放出される電子の軌道は各図において上方に向かうほうが都合が良い。

【0006】この点、前述したスピント型の電界電子放出素子は有利である。しかし、このようなエミッタ電極を作成するには、スピント型では前述したような複雑な作成プロセスを経る必要がある。

【0007】一方、平面型では、上記スピント型に比べて作成は容易であるが、電子を上方向に放出させるのは困難である。この発明は、このような事情に鑑みてなされたもので、作成が容易で上方向に電子を放出することができる電界電子放出素子を提供することを目的とするものである。

【0008】

【課題を解決するための手段】この発明の第1の手段は、尖鋭化された電子放出部を有し、電界が与えられることでこの電子放出部から電子を放出する板状のエミッタ電極と、このエミッタ電極の一面側に絶縁層を介して積層され、上記エミッタ電極に電界を与えるベース電極と、このエミッタ電極の他面側に絶縁層を介して積層され、上記エミッタ電極に電界を与えるゲート電極とを有することを特徴とする電界電子放出素子である。

【0009】第2の手段は、第1の手段の電界電子放出素子において、上記エミッタ電極の電子放出部は、このエミッタ電極の他面側からえぐられることで、厚さ方向に尖鋭化されていることを特徴とする電界電子放出素子である。

【0010】第3の手段は、第1の手段の電界電子放出素子において、上記ゲート電極は、上記エミッタ電極の他面と平行な方向に所定ギャップを存して分割され、各々上記エミッタ電極の電子放出部に電界を与える第1、第2のゲート電極を有し、上記エミッタ電極から放出された電子は、この第1、第2のゲート電極間を通して上

50

(4)

特開平8-264107

5

6

記エミッタ電極の他面側に放出されることを特徴とする電界電子放出素子である。

【0011】第4の手段は、第3の手段の電界電子放出素子において、上記第1、第2のゲート電極のいずれか一方は、上記エミッタ電極の電子放出部を囲む縁部を有することを特徴とする電界電子放出素子である。

【0012】第5の手段は、第3の手段の電界電子放出素子において、上記エミッタ電極は、上記ゲート電極およびベース電極と平行な方向に所定隙間を存して分割された第1、第2のエミッタ電極を有し、第1、第2のエミッタ電極のそれぞれに電子放出部が設けられ、上記第1のエミッタ電極の電子放出部と、第2のエミッタ電極の電子放出部は、上記ゲート電極およびベース電極と平行な方向に交互に設けられていることを特徴とする電界電子放出素子である。

【0013】第6の手段は、第3の手段の電界電子放出素子において、上記ベース電極は、上記エミッタ電極の一面と平行な方向に所定ギャップを存して分割され、各々上記エミッタ電極の電子放出部に電界を与える第1、第2のベース電極を有し、上記エミッタ電極から放出された電子は、この第1、第2のベース電極の間を通してエミッタ電極の一面側にも放出されることを特徴とする電界電子放出素子である。

【0014】第7の手段は、第1の手段の電界電子放出素子において、上記エミッタ電極から放出された電子を受けるアノード電極を有することを特徴とする電界電子放出素子である。

【0015】第8の手段は、第7の手段の電界電子放出素子において、上記アノード電極は、透明導電膜を有し、この透明導電膜には上記エミッタ電極から放出された電子を受けることで発光する蛍光体が設けられていることを特徴とする電界電子放出素子である。

【0016】第9の手段は、第1の手段の電界電子放出素子において、上記エミッタ電極とベース電極の電位差と、上記ゲート電極とエミッタ電極の電位差を制御することで、上記エミッタ電極の他面側に電子を放出させる制御手段を有することを特徴とする電界電子放出素子である。

【0017】第10の手段は、第1の手段の電界電子放出素子において、上記エミッタ電極とベース電極の電位差と、上記ゲート電極とエミッタ電極の電位差を制御することで、上記エミッタ電極の一面側と他面側とに電子を放出させる制御手段を有することを特徴とする電界電子放出素子である。

【0018】第11の手段は、第1の手段の電界電子放出素子を基板上にマトリックス状に配設してなる電子放出源と、この電子放出源に対向配置され、上記電子放出源から放出された電子を受けることで発光表示を行う表示部とを有することを特徴とする平面ディスプレイ装置である。

【0019】第12の手段は、第11の手段の平面ディスプレイ装置において、上記電子放出源と上記表示部は、上記ゲート電極に積層された絶縁層を介して接合されていることを特徴とする平面ディスプレイ装置である。

【0020】第13の手段は、第1の手段の電界電子放出素子の製造方法において、基板の一面側にベース電極、第1の絶縁層、第1の導電膜、第2の絶縁層、第2の導電膜および金属マスクを積層し、この金属マスクにレジストを塗布する工程と、このレジストの所定の部位に対して露光用光を照射し、このレジストの上記所定の部位の一部に露光されない残留部が残るように、このレジストの露光を行う工程と、このレジストおよび上記残留部をマスクとして上記金属マスクを異方性エッチングすることにより、上記金属マスクの所定の部位をエッチング除去すると共に、この金属マスクの上記所定の部位の一部にエッチング除去されない残留部を形成する工程と、この金属マスクおよび上記残留部をマスクとして上記第1の絶縁層、第1の導電膜、第2の絶縁層および第2の導電膜を異方性エッチングすることにより、上記第2の導電膜の所定の部位を除去して第1、第2のゲート電極を形成し、上記第1の導電膜の所定の部位をエッチング除去して上記エミッタ電極を形成すると共にこのエミッタ電極をえぐることで厚さ方向に尖鋭化して電子放出部を形成する工程とを有することを特徴とする電界電子放出素子の製造方法である。

【0021】第14の手段は、第1の手段の電界電子放出素子の製造方法において、基板の一面側にベース電極、第1の絶縁層、第1の導電膜、第2の絶縁層および第2の導電膜を積層し、この第2の導電膜にレジストを塗布する工程と、このレジストの所定の部位に対して露光用光を照射し、このレジストの上記所定の部位の一部に露光されない残留部が残るように、このレジストの露光を行う工程と、このレジストおよび上記残留部をマスクとして上記第2の導電膜の所定の部位をエッチング除去して第1、第2のゲート電極を形成すると共に、この第2の導電膜の上記所定の部位の一部にエッチング除去されない残留部を形成する工程と、この第2の導電膜および上記残留部をマスクとして上記第1の絶縁層、第1の導電膜および第2の絶縁層を異方性エッチングすることにより、上記第1の導電膜の所定の部位を除去して上記エミッタ電極を形成すると共にこのエミッタ電極をえぐることで厚さ方向に尖鋭化して電子放出部を形成する工程とを有することを特徴とする電界電子放出素子の製造方法である。

【0022】第15の手段は、第13あるいは第14の手段の電界電子放出素子の製造方法において、上記レジストの露光工程は、露光用光の焦点位置を上記レジストの塗布された位置からずらして行うことを特徴とする電界電子放出素子の製造方法である。

50

(5)

特開平8-264107

7

8

【0023】

【作用】第1の手段によれば、ゲート電極からだけでなく、ベース電極からも上記エミッタ電極に対して電界を与えることで、このエミッタ電極の電子放出部における電界集中度を向上させることができ、この電界電子放出素子の電子放出効率が増加する。

【0024】また、上記ベース電極に印加する電圧を制御することで、上記電子の放出、不放出を制御することができる。第2の手段によれば、上記エミッタ電極を厚さ方向にも尖鋭化することで、このエミッタ電極の電子放出部の尖鋭度が増し、電界集中度が増す。

【0025】第3の手段によれば、第1、第2のゲート電極を設けることで、上記エミッタ電極の電子放出部に対して電界を有効に集中させることができ、かつ、上記エミッタ電極から放出される電子をこのエミッタ電極の他面側に偏向させることができる。

【0026】第4の手段によれば、第1、第2のゲート電極のいずれか一方で、上記尖鋭化された電子放出部を囲むことで、上記電子放出部に対する電界集中度がさらに向上する。

【0027】第5の手段によれば、電界電子放出素子を高密度に集積することが可能になる。第6の手段によれば、エミッタ電極の一面側にも、電子を放出することが可能になる。

【0028】第7の手段によれば、三極管を得ることができる。第8の手段によれば、放出された電子をアノード電極の透明導電膜に選択的に引き寄せることで、この透明導電膜に設けられた蛍光体を発光させることができる。この三極管は、平面ディスプレイに応用することができる。

【0029】第9の手段によれば、上記ゲート電極に与える電圧を上記ベース電極に与える電圧よりも大きくすることで、エミッタ電極から放出される電子をエミッタ電極の他面側に放出させることができる。

【0030】第10の手段によれば、上記ベース電極に与える電圧を上記ゲート電極に与える電圧と略等しくすることで、エミッタ電極から放出される電子をエミッタ電極の他面側と一面側の双方に放出させることができる。

【0031】第11、12手段によれば、この発明の電界電子放出を応用してなる平面ディスプレイ装置を得ることができる。第13、14の手段によれば、第1の手段の電界放出素子を容易に製造することができ、かつ、レジストの一部に露光されない残留部を形成するだけでエミッタ電極の電子放出部の尖鋭化を図ることができる。第15の手段によれば、上記レジストに残留部を形成する方法は、露光用光の焦点位置を上記レジストの塗布された位置からずらして行うことが好ましい。

【0032】

【実施例】以下、この発明の一実施例を図面を参照して説明する。まず、この発明の第1の実施例を図1～図8を参照して説明する。図1(a)はこの第1の実施例を示す電界電子放出素子10が多数集積されてなる電界放出素子アレイ9の平面図であり、図2はその斜視図である。この図では、電界放出素子アレイ9が2列形成され、各列には、それぞれ6個の電界放出素子10…が連続的に設けられている。

【0033】図1(b)は、図1(a)のI-I線に沿う位置にある電界放出素子10の縦断面図を示したものであり、図1(c)は、図1(a)のII-II線に沿う位置にある電界放出素子10の縦断面図を示したものである。

【0034】以下、この電界放出素子10の構造を図1(b)および(c)を参照して説明する。この電界電子放出素子10は5層構造を有しており、平坦な基板11上に、薄膜状のベース電極12、第1の絶縁膜13、第1の導電膜14、第2の絶縁膜15、および第2の導電膜16とが順に積層されてなる。

【0035】上記基板11は例えばガラス等の絶縁性基板であり、上記第1、第2の絶縁膜13、15の材質としてはSiO<sub>2</sub>、等が採用される。また、上記ベース電極12および第1、第2の導電膜14、16の材質としてはCu、Ni、W等の金属材料を用いるのが一般的である。

【0036】また、図に示すように、第1の絶縁膜13、第1の導電膜14、第2の絶縁膜15および第2の導電膜16には、これら4つの層を貫通して上方に開放する電子放出溝17が形成されている。

【0037】この電子放出溝17により、上記第1の導電膜14は第1、第2のエミッタ電極18、19に分割され、上記第2の導電膜16は第1、第2のゲート電極20、21に分割されている。そして、この電子放出溝17の底部には、上記ベース電極12の表面が露出して

いる。

【0038】また、上記第1、第2の絶縁膜13、15は、上記電子放出溝17内において、上記第1、第2のゲート電極20、21の縁部の周囲に位置する部位および第1、第2のエミッタ電極18、19の縁部の周囲に位置する部位が除去されてなる。したがって上記エミッタ電極18、19およびゲート電極20、21の縁部は、上記電子放出溝17内に所定寸法をもって突出している。

【0039】なお、この電子放出溝17は、図1(a)および図2に示すように、隣り合うすべての電界放出素子11に跨がって形成されている。また、この電子放出溝17は、図に示すように蛇行するように形成され、これにより、上記第1、第2のゲート電極20、21および第1、第2のゲート電極18、19の縁部は、上記基板と平行な方向に、楔形状に尖鋭化された部分と、湾曲し

(6)

特開平8-264107

9

た部分とが交互に連続するように形成されている。

【0040】一方、図1(b)、(c)に示すように、上記第1、第2のエミッタ電極18、19の互いに対向する縁部は、その厚さ方向上面側からえぐられて、円弧面あるいは傾斜面が形成されている。このことにより、この第1、第2のエミッタ電極18、19の縁部は上記電子放出溝17内に突出するにつれて厚さ方向に尖鋭化されている。

【0041】したがって、図4(a)~(c)の平面図、側面図、斜視図に示すように、上記第1のエミッタ電極18の平面視楔形状に形成された部位の先端部は、3次元的に尖鋭化され、その最先端は同図(c)に示すように、微細な直線状となっている。この直線状に尖鋭化された部位は、第1のエミッタ電極18の電子放出部18aとなる。また、上記第2のエミッタ電極19についても同様であり、平面視楔形状に形成された部位の先端は線状に尖鋭化された電子放出部19aとなる。

【0042】なお、図1(a)および図2からも明らかなように、上記平面視楔形状の部位は各電界電子放出素子10につき1つずつ位置するようになっている。したがって、各電界電子放出素子10には、第1のエミッタ電極の電子放出部18aあるいは第2のエミッタ電極19の電子放出部19aのいずれか1つが位置するようになっている。

【0043】すなわち、図1(b)の電界電子放出素子1では、第2のエミッタ電極19のみが直線状に尖鋭化されて電子放出部19aとなっており、図1(c)の電界電子放出素子10では、第1のエミッタ電極18のみが直線状に尖鋭化されて電子放出部18aとなっている。

【0044】次に、この電界電子放出素子10の動作を、図1(c)に示す電界電子放出素子10を例にとって説明する。この電界電子放出素子10は、上記第1のエミッタ電極18に対して電界を印加することで、量子力学的現象に基づき、図3に示すように、このエミッタ電極18の電子放出部18aから真空中に電子(-e)を放出するものである。

【0045】この実施例では、上記エミッタ電極18に対して、上記第1、第2のゲート電極20、21および上記ベース電極12から電界を印加する。すなわち、例えば、上記第1の導電膜(エミッタ電極)をグラウンド(0V)とし、上記ベース電極に10V、上記第2の導電膜(ゲート電極)にこれよりも高い100Vを与える。

【0046】このことで、上記エミッタ電極18とゲート電極20、21および上記エミッタ電極18とベース電極12の表面との間に電位差が生じ、上記エミッタ電極18に電界が印加される。印加される電界は、後述するように上記エミッタ電極18の尖鋭化された電子放出部18aに集中し、この電子放出部18aから電子(-

10

e)が放出される。放出された電子は図に示すように、上方に放出されることとなる。

【0047】このとき、この電界電子放出素子10の上方に、さらに高い電圧(例えば200V)が印加されてなるアノード電極22を配置しておけば、放出された電子は100パーセントこのアノード電極22に引き寄せられることとなる。

【0048】なお、説明を省略するが、上記図1(b)に示す電界電子放出素子では、上記第2のエミッタ電極19の電子放出部19aから、同様に電子が放出されることとなる。

【0049】次に、この電界電子放出素子10の製造方法を図5に基づいて説明する。電界電子放出素子10の作製プロセスは、大まかには、成膜、パターンニング、及び、エッチングの各工程からなる。

【0050】この実施例においては、まず、図5(a)に示すように、基板11上に、ベース電極(WSi)12、第1の絶縁膜(SiO<sub>2</sub>)13、第1の導電膜(WSi)14、第2の絶縁膜(SiO<sub>2</sub>)15および第2の導電膜(WSi)16を順次積層し、この最上層の第2の絶縁膜16上にA1からなる金属マスク24を積層する。

【0051】ついで、この金属マスク24上にレジスト25を塗布し、同図(b)に示すようにステップや大面積露光装置等を用いた露光によるパターンニングを行う。このパターンニングは、図1に示した電子放出溝17に対応するように蛇行状に設定される。

【0052】また、この露光の際の焦点位置はレジスト25に合った状態(ジャストフォーカスの状態)になく、焦点位置はジャストフォーカスの状態から上方へずらされている。このため、同図(b)に示すようにレジスト25に残留部26が生じ、この部分のレジスト25の断面形状は下端に向かうにしたがって緩やかに狭まるように成形される。

【0053】露光の焦点位置とレジスト25の形状との関係を図6に示す。ジャストフォーカスの場合には、図6(a)に示すようにレジスト25の壁面25aが平坦になる。しかし、焦点位置を下方(一侧)にずらすとレジスト25の壁面25aは膨らみ(同図(b))、上方(+側)にずらすとレジスト25の壁面25aは窪む(同図(c))。

【0054】この実施例においては、焦点位置が+側にずらされているので、レジスト25に上述した形状の残留部26を形成することができるのである。この後、このレジスト25をエッチングマスクとして、例えばBCl<sub>3</sub>とO<sub>2</sub>の2種類の反応ガスを用いて異方性エッチング(例えばRIE(反応性イオンエッチング)など)を行うと、上記金属マスク24にこのレジスト25の形状が反映され上記金属マスク24は図5(c)に示すような形状となる(すでにレジスト25を洗浄除去した状



(7)

特開平8-264107

11

態)。

【0055】ついで、この金属マスク24に反応しない反応ガスを用いてRIE(反応性イオンエッチング)を行う。ここでは、例えばCF<sub>4</sub>とO<sub>2</sub>の2種類の反応ガスを導入してエッチングを行う。

【0056】このようなエッチングを行うと、上記金属マスク24以外の層(18、15、14)を選択的にエッチングすることができる。このことで、図5(d)に示すように、上記第1、第2の導電膜14、15は2分割され、第1、第2のエミッタ電極18、19、および第1、第2のゲート電極20、21が形成されることとなる。

【0057】なお、上記金属マスク24は、上記反応ガスには反応しない材質であるが、上記金属マスク24の薄い部分、すなわち残留部24aはエッチング時のイオン衝撃によって、徐々にエッチングされる。

【0058】したがって、この残留部24aの形状が下層に反映され、同図(d)に示すように、エッチング除去された部位の底部付近に位置する上記第1の導電膜14(エミッタ電極18、19)の縁部は上側からえぐられた円弧面形状となる。このことで、上記第1、第2のエミッタ電極18、19の縁部は厚さ方向に尖鋭化される。

【0059】また、このエッチングは図1に示した蛇行パターンで行われるから、前述したように上記第1、第2のエミッタ電極18、19には、基板11の表面と平行な方向に楔状部位と湾曲状部位とが交互に形成される。そして、上記第1、第2のエミッタ電極18、19の楔状部位の先端部は上述したように厚さ方向にも尖鋭化された線状の電子放出部18a、19aとなる(図6参照)。

【0060】また、上記電子放出溝17の幅(各電極間の基板表面と平行な方向のギャップ)は、パターンニング後のレジスト25(金属マスク24)の残留部26(24a)形状とその後のエッチング時間とによって制御される。

【0061】つまり、金属マスク24の残留部24aの形状が、上記電子放出溝17の幅に影響を及ぼす。エッチングを長く行くと、上記残留部24aがイオン衝撃によって徐々に削られていくので、徐々に上記電子放出溝17(電極間のギャップ)の幅が大きくなっていくのである。

【0062】例えば、図5(d)の時点でエッチングを終了すると、上記第1、第2のエミッタ電極18、19間のギャップを非常に小さくすることができる。また、さらにエッチングを続けることでこのギャップを大きくすることもできる。

【0063】このようにして第1、第2の導電膜14、16のエッチングが終了したならば、例えばHF(5%~10%濃度の希フッ酸)を用いたウェットエッチング

12

を行う。このことで、同図(e)に示すようにSiO<sub>2</sub>(第1、第2の絶縁層13、15)だけが選択的にエッチングされる。

【0064】すなわち、上記第1、第2のエミッタ電極18、19および第1、第2のゲート電極20、21縁部の周辺に存在する上記第1、第2の絶縁層13、15が除去され、上記エミッタ電極18、19およびゲート電極20、21は所定の寸法をもって電子放出溝17内に突出することとなる。

【0065】また、この電子放出溝17の底面には、上記ベース電極12の表面が露出する。なお、このベース電極12(WSi)は、上記ウェットエッチングでは削られないから、エッチングストップとして機能することとなる。

【0066】この最終工程において、エミッタ電極18、19及びゲート電極20、21の十分な突出量が確保される。この工程は、真空中でエミッタ電極18、19の各電子放出部18a、19aから効率良く電子を放出させるために必要な工程である。なお、この図では、第1のエミッタ電極18の電子放出部18aのみを図示している。

【0067】以上の工程で製造された第1の実施例の電界電子放出素子10によれば、以下に説明する効果を得ることができる。すなわち、この発明の電界電子放出素子10によれば、上記エミッタ電極18、19の電子放出部18aに対する電界集中度を高めることができ、この電界放出素子の動作電圧を下げる可以降低することができる効果がある。

【0068】一般に、エミッタ電極の電子放出部から放出された電子によるエミッション電流の密度(電子放出効率)は、印加する電圧が等しい場合でも、電子放出部に対する電界集中度が高い程大きい。したがって上記電子放出部に対する電界集中度が高い程、この電界電子放出素子の動作電圧を低くすることができるのである。そして、この電界集中度は、ゲート電極とエミッタ電極間との距離や、エミッタ電極の尖鋭度等の幾何学的要素や電圧のかけ方等によって定まる。

【0069】まず、エミッタ電極18、19の尖鋭度について説明すると、上述したこの発明の電界電子放出素子10では、蛇行した電子放出溝17を形成すると共に、上記第1、第2のエミッタ電極19、18の縁部に円弧面を形成することで、平面視楔状に形成された部位の先端部をさらに尖鋭化して微細な線状の電子放出部18a、19aに形成するようにした。

【0070】つまり、エミッタ電極18、19の縁部を円弧状にえぐった場合には、単に斜めに加工した場合に比べて先端部の厚さを非常に薄くできる。また、この円弧面は、上記エミッタ電極18、19の楔状部の縁部に沿って設けられているから、その最尖鋭部では、上記エミッタ電極18、19は、厚さ方向および面方向にも薄

(8)

特開平8-264107

13

くなり、図6(c)に示すような微細な直線状の電子放出部18a、19aを成形することができるのである。

【0071】したがって、従来例と比較して、上記エミッタ電極18、19の電子放出部18a、19aの尖鋭度を非常に高くすることができ、電界集中度を向上させることが可能になる。

【0072】また、電界電子放出素子10の製造方法としては、露光の焦点距離（フォーカスポイント）をずらすことで行うようにしたので、上記エミッタ電極18、19の縁部を容易に円弧面状に形成することができる。このため、エミッタ電極18、19の尖鋭化を容易に行うことができる。

【0073】次に、上記エミッタ電極18、19の電子放出部18a、19aと第1、第2のゲート電極20、21間の距離（ギャップ）について説明する。なお、ここでは、図3に示すような、上記第1のエミッタ電極18の電子放出部18aのみを有する電界電子放出素子を例に説明する。第2のエミッタ電極19の電子放出部18aを有する電界電子放出素子については、図3の場合と同様であるのでその説明は省略する。

【0074】まず、上記第1のエミッタ電極18とその直上に位置する第1のゲート電極20間のギャップは、第2の絶縁膜15の厚さによって決まる。上記第2の絶縁膜15は、パターンニング技術ではなく、製膜技術により作製されるので、その薄膜化（例えば1000オングストローム以下）が容易である。また、そのギャップの調整も容易に行える。

【0075】一方、上記第1のエミッタ電極18と、その対角線上に位置する上記第2のゲート電極21間のギャップの大きさは前述したようにレジスト25の残留部26の形状に依存する。

【0076】この残留部26の形状は上記露光の焦点位置をずらす量によって高精度に決定でき、前述したようにエッチングの時間を調整することで、上記第1のエミッタ電極18と第2のゲート電極21間の距離を容易に制御することができる。

【0077】すなわち、上記ステップ露光のパターンニング解像度にあまり関係なく、このギャップを小さくすることが可能である。したがって、ステップのパターンニング解像度によって制限されることなく、上記第1のエミッタ電極18と第2のゲート電極21を接近させることが可能になる。

【0078】このように上記第1のエミッタ電極18の電子放出部18aに、上記第1、第2のゲート電極20、21を接近させたことにより以下の効果がある。例えば、この電界電子放出素子10を3極管として用いる場合を例にとって説明する。この電界電子放出素子10を3極管として用いる場合には、この電界電子放出素子10の上方に図3に示すようにアノード電極22を配置する。

14

【0079】仮に、上記第1のエミッタ電極18に対して第1のゲート電極20しか存在しない場合（第2のゲート電極21がない場合）には、上記第1のエミッタ電極18から放出された電子の略半分以上が上記第1のゲート電極20にトラップされるか略水平に放出され、上記アノード電極22との間に流れる電流量が小さくなる。

【0080】また、この第1のゲート電極20だけであると、上記第1のエミッタ電極18の尖鋭化された電子放出部18aの先端部がこの第1のゲート電極20の方向に向いていないために電子の電界集中度が悪いということもある。

【0081】また、仮に、上記第2のゲート電極21が存在する場合であっても、この第2のゲート電極21と上記エミッタ電極18の電子放出部18aの距離が離れている場合には、この第2のゲート電極21から上記電子放出部18aに印加される電界が小さくなってしまいうために、やはり上述した場合と同じ事態が生じる。

【0082】しかし、図3に示すこの発明の電界電子放出素子10のように、上記第1のエミッタ電極18に対して上記第1、第2のゲート電極20、21を近付けることができる場合には、上記第1のエミッタ電極18の電子放出部18aに対して上記第2のゲート電極21からの電界を有効に印加することができる。

【0083】また、この電子放出部18aの延出方向に上記第2のゲート電極21が位置することになるから、電界集中度を向上させることができる。さらに、上記第1のゲート電極20とこの第2のゲート電極21とによって、放出される電子を上方向に偏向させて略100%上記アノード電極22に向かわせることができるようになる。

【0084】一方、この実施例では、上記第2のゲート電極21の縁部は、図2に示すように、平面視で上記第1のエミッタ電極18の電子放出部18aを囲む湾曲状に形成されている。このことにより、電界集中係数を高めることができ、上記第1のエミッタ電極18からの電子放出率を向上させることができる効果がある。

【0085】この理由について図7を参照して説明する。今、上記第2のゲート電極21の形状を図7(a)～(c)に示すように、三種類に変更させて、電界集中係数を比較する。この場合において、上記エミッタ電極18に印加する電圧は0V、上記ゲート電極21に印加する電圧は100Vである。

【0086】各種類について、10V毎の等電位分布を考えると、図に示す等電位線のようなになる。電子放出率は、エミッタ電極18の電子放出部18aに印加される電界の集中係数（集中度）が大きい程高くなるが、この電界集中係数は、上記電子放出部18a近傍での等電位線が急峻なほど大きくなる。

【0087】図7において、(c)が、この実施例の電

50

(9)

特開平8-264107

15

界電子放出素子10のエミッタ電極18とゲート電極21の関係を示すものである。すなわち、尖鋭化されたエミッタ電極18の電子放出部18aを、ゲート電極21の湾曲部で囲むように構成されている。

【0088】一方、同図(a)は、上記ゲート電極21が略直線状で上記エミッタ電極18の電子放出部18aが密に形成された場合、同図(b)はゲート電極21が同様に直線状で電子放出部18aが粗く形成された場合である。

【0089】この図より、対向する両電極に与える電圧および電極間のギャップが等しい場合であっても、上記電子放出部18aに対する電界集中度は(b)、

(a)、(c)の順に大きくなることが分かる。

【0090】また、エミッタ電極18の電子放出部18aが同じ密度で形成されていても、上記エミッタ電極21が湾曲状である方が、上記電子放出部18a付近での等電位線が急峻になり電界集中度が高くなることも分かる。

【0091】さらに、この実施例では、ベース電極12を設け、このベース電極12からも上記エミッタ電極18の電子放出部18aに対して電界を印加するようにした。このことにより、次に説明する効果を得ることができる。

【0092】図8(a)は、上記ベース電極12に電圧を印加しない場合の等電位分布図であり、図8(b)は、ベース電極12に電圧を印加した場合(この実施例)の等電位分布線である。

【0093】この図から明らかなように、ベース電極12に対して電圧を印加している電界放出素子(b)の方が、上記エミッタ電極18の電子放出部18aの周囲において、上記等電位線が急峻になっている。したがって、この実施例の方が電界集中度を高めることができ、電子放出効率が高くなる。

【0094】すなわち、同じ大きさのエミッション電流値を得る場合、図8(a)に示す電界電子放出素子に比べて図8(b)に示すこの実施例の電界放出素子の方が、印加電圧を低くすることができる。

【0095】したがって、例えば、上記ゲート電極を100Vとし上記エミッタ電極を0Vとした場合において、図8(a)においては電子が放出されない場合であっても、図8(b)に示すように上記ベース電極に10Vの電圧を印加した場合には、電子が放出されることがある。

【0096】また、この実施例において、上記ベース電極12に印加する電圧と、上記ゲート電極20、21に印加する電圧とを等しくすると(例えば100V)、放出される電子は上下2方向に別れることとなる。しかし、この実施例のように、上記ベース電極12に与える電圧(10V)をゲート電極20、21に与える電圧(100V)よりも引く設定することで、上記放出電子

16

を上方向に向かわせることができる。

【0097】そして、上述したように、アノード電極22に上記ゲート電極20、21よりおさらに高い電圧(200V)を印加することで、放出された電子を100パーセント上方に引き寄せることができる。

【0098】以上述べたように、この発明の電界放出素子によれば、上記エミッタ電極18(19)に対する電界集中度を高めることができるから、電子放出効率を向上させることができる。このため、低い電圧であっても、十分なエミッション電流を得ることができる。

【0099】また、従来のスピント型等のように放出された電子を略100パーセント上方に放出することができる。さらに、この電界放出素子10は、基本的には平面型の電界電子放出素子であるから、スピント型の電界放出素子に比べて非常に生産性が良い。

【0100】次に、この発明の第2の実施例について図9を参照して説明する。この第2の実施例は、上記第1の実施例で示した電界電子放出素子10の製造方法の変形例にかかるものである。

【0101】すなわち、上記第1の実施例では、A1からなる金属マスク24を用いていたが、この実施例では、上記金属マスク24を設けず、最上層の第2の導電膜16の材質をNiとすることで、この第2の導電膜16を金属マスクとして用いるものである。以下、説明する。

【0102】この実施例においては、まず、図9(a)に示すように、基板11上に、ベース電極(WSi)12、第1の絶縁膜(SiO<sub>2</sub>)13、第1の導電膜(WSi)14、第2の絶縁膜(SiO<sub>2</sub>)15および第2の導電膜(Ni)16を順次積層する。

【0103】ついで、この第2の導電膜16上にレジスト25を塗布し、同図(b)に示すようにステップや大面積露光装置等を用いた露光によるパターンニングを行う。このパターンニングは、図1に示した電子放出溝17に対応するように蛇行状に設定され、上記第1の実施例と同様に、焦点位置をジャストフォーカスの状態から上方へずらして行われる。このことで、上記レジスト25は、残留部28が生じた状態でパターンニングがなされる。

【0104】その後、このレジスト25をエッチングマスクとして、例えばBC1、とO<sub>2</sub>の2種類の反応ガスを用いて異方性エッチング(例えばRIE(反応性イオンエッチング)など)を行うと、上記第2の導電膜16はこのレジスト25の形状が反映され上記第2の導電膜16は同図(b)に示すように残留部16aが生じた形状となる(すでにレジスト25を洗浄除去した状態)。また、このことで、上記第2の導電膜16は、第1、第2のゲート電極20、21に分割される。

【0105】ついで、この第2の導電膜16(Ni)に反応しない反応ガスを用いてRIE(反応性イオンエッ

(10)

特開平8-264107

17

テング)を行う。ここでは、例えばCF<sub>4</sub>とO<sub>2</sub>の2種類の反応ガスを導入してエッチングを行う。

【0106】このようなエッチングを行うと、上記第2の導電膜16以外の層(15、14)を選択的にエッチングすることができる。このことで、図9(c)に示すように上記第1導電膜14は2分割され、第1、第2のエミッタ電極18、19が形成されることとなる。

【0107】なお、上記第2の導電膜16は、上記反応ガスには反応しない材質であるが、上記第2の導電膜16の縁部の薄い部分、すなわち残留部18aはエッチング時のイオン衝撃によって、徐々にエッチングされる。

【0108】したがって、この残留部18aの形状が下層に反映され、エッチング除去された部位の底部付近に位置する上記第1の導電膜14(エミッタ電極18、19)の縁部は上側からえぐられた円弧面形状となる。このことで、上記第1、第2のミッタ電極18、19の縁部は厚さ方向に尖鋭化される。

【0109】最後に、HF(5%~10%濃度の希フッ酸)を用いたウエットエッチングを行う。このことで、同図(e)に示すようにSiO<sub>2</sub>(第1、第2の絶縁層13、15)だけが選択的にエッチングされる。この工程により、上記第1の実施例と同様に、上記エミッタ電極18、19とゲート電極20、21の十分な突出量が確保される。そして、上記第1の実施例と略同一形状の電界電子放出素子10を得ることができる。

【0110】このような構成によれば、第2の導電膜の材質として、HFに侵されず、他の層(WSiおよびSiO<sub>2</sub>)のマスクとなり得る材質(Ni)を用いたので、上記第1の実施例で用いていた金属マスク24が不要になり、電界電子放出素子の製造工程が簡略化できる効果がある。

【0111】すなわち、上記一実施例では、第2の導電膜26として第1の導電膜14と同じ材質であるWSiを用いていたので、上述したようにエミッタ電極18、19の先端部を尖鋭化するには前述した金属マスク(A1)が必要であった。

【0112】そして、上記第2の導電膜をA1にするという考えもあるが、このA1は、最終エッチング工程においてHFに侵されてしまうので、採用できないということがある。

【0113】一方、この実施例によれば、上記Niは、WSiとSiO<sub>2</sub>のマスクとして用いることができ、かつHFに侵されない。したがって、上記第2の導電膜18をNiで形成することで、この第2の導電膜18を金属マスクとして使用することができるのである。

【0114】次に、この発明の第3の実施例について図10を参照して説明する。なお、上記第1の実施例と同様の構成要素には、同一符号を付してその説明は省略する。

【0115】この第10の実施例の電界電子放出素子2

18

8は、図10(c)に示すようなものであり、上記エミッタ電極18、19の縁部は、上記第1の実施例と異なり厚さ方向には尖鋭化されていない。すなわち、上記エミッタ電極18、19は、蛇行状の電子放出溝(図1参照)によって平面視楔状に尖鋭化されているのみであり、この楔状部の先端部が電子放出部18a、19aとなる。(この図では、第2のエミッタ電極19の電子放出部19aについては図示を省略している。)

このような構成であっても、上記第1、第2のゲート電極20、21およびベース電極12から上記第1のエミッタ電極18の電子放出部18aに対して電界が印加されることとなり、この部分から電子が引き出されることとなる。ただし、上記エミッタ電極18の電子放出部が厚さ方向に尖鋭化されていない分、上記第1の電界電子放出素子10と比較して第3の電界電子放出素子28の動作電圧は若干高くなる。

【0116】次に、この電界電子放出素子28の製造方法について説明する。まず、図10(a)に示すように、基板11上に、ベース電極12(Ni)、第1の絶縁膜(SiO<sub>2</sub>)13、第1の導電膜(WSi)14、第2の絶縁膜(SiO<sub>2</sub>)15および第2の導電膜(WSi)16を順次積層する。ついで、この最上層の第2の導電膜16上に金属マスク24(A1)を被着し、この金属マスク24の表面にレジスト25を塗布する。

【0117】次に、このレジスト25を上記電子放出溝のパターン(蛇行状)にパターンニングする。このパターンニングは、上記第1の実施例と異なり、ジャストフォーカスで行う(図6(a)に示す状態)。

【0118】ついで、このレジスト25をマスクとして、例えばBCl<sub>3</sub>とO<sub>2</sub>の2種類の反応ガスを用いて異方性エッチング(例えばRIE(反応性イオンエッチング)など)を行うと、図10(a)に示すように、上記金属マスク24には略垂直な壁を有する開口29が形成される。

【0119】ついで、この金属マスク24をマスクとして、この金属マスク24に反応しない反応ガスを用いてRIE(反応性イオンエッチング)を行う。ここでは、例えばCF<sub>4</sub>とO<sub>2</sub>の2種類の反応ガスを導入してエッチングを行う。

【0120】このことで、上記金属マスク24以外の層(18、15、14)を選択的にエッチングすることができ、図10(b)に示すように、上記第1、第2の導電膜14、15は2分割され、第1、第2のエミッタ電極18、19、および第1、第2のゲート電極20、21が形成されることとなる。

【0121】なお、上記ベース電極12は、Ni(A1でも良い)で形成されているので、CF<sub>4</sub>とO<sub>2</sub>ではエッチングされない。したがって、このベース電極12はエッチングストッパとして機能する。

【0122】ついで、例えばHF(5%~10%濃度の

10

20

30

40

50

(11)

特開平8-264107

19

20

希ふ酸)を用いたウェットエッチングを行う。このことと、 $\text{SiO}_2$  (第1、第2の絶縁層13、15)だけが選択的にエッチングされ、上記エミッタ電極18、19およびゲート電極20、21の電子放出溝17内への突出量が確保される。このことにより、同図(c)に示す電界電子放出素子28を得ることができる。

【0123】このような構成によれば、上記第1の実施例の電界電子放出素子10よりは若干電子放出効率は低下するが、電子を上方に放出することができ、略同じ効果を得ることができる。

【0124】なお、上記この第3の実施例において、上記第2の導電膜16をNiで形成するようにすれば、この第2の導電膜16を金属マスクとして使用することができ、上記第2の実施例と同様の効果を得ることができる。

【0125】なお、上記第1、第3の実施例のエミッタ電極18、19および第1、第2のゲート電極20、21の平面視形状は、図1に示したものに限定されるものではなく、例えば、図11(a)~(d)に示すような形状であっても良い。

【0126】このような形状であっても、上記第1、第2のエミッタ電極18、19の電子放出部に第1、第2のゲート電極20、21を近接させることができるので、上記第1~第3の実施例と同様の効果を得ることができる。

【0127】なお、特に(d)に示す星形を採用した場合には、鋭利なエッジが多くかつ高密度に形成されるから、トータル電流値が高くなる。なお、以上述べた第1~第3の実施例では、電界電子放出素子10、28自体の構成について説明したが、この電界電子放出素子10、28の用途は自由である。例えば、面発光型の平面ディスプレイ装置、SEM(走査型電子顕微鏡)、電子ビーム直描装置、或いは、レチクル作製の露光装置等の電子放出源として利用することが考えられる。

【0128】次に述べる第4、第5の実施例では、上記電界電子放出素子10を平面ディスプレイに適用した例を説明する。まず、第4の実施例の平面ディスプレイ装置を図12および図13に基づいて説明する。

【0129】この平面ディスプレイ装置は、図12に示すようなものであり、第1の実施例の電子放出素子10を集積してなる電子放出源30と、この電子放出源30から放出された電子を受けて発光表示を行う表示部31とからなる。

【0130】この電子放出源30は、図に示すように、マトリクス状に配設された多数の電子放出領域32...を有する。各電子放出領域32には、前記電界電子放出素子アレイ9が複数列形成されている。すなわち、各電子放出領域32には、多数の電界電子放出素子10が集積されている。

【0131】このような電子放出源30は、第1あるい

は第2の実施例で説明した方法(図5あるいは図9)により上記基板11上に多数の電界電子放出素子10を作成することで得ることができる。また、最上層に位置する第2の導電膜16は、エッチングの手段を用いて各電子放出領域32を含む複数列の導電膜16aに分割され、アドレスラインを構成している。

【0132】なお、このアドレスライン16aの形成は、例えば、図5(b)および(c)に示す工程において、上記金属マスク24に、上記帯状のアドレスライン用のパターンを形成しておくことで作成することができる。

【0133】一方、上記表示部31は、透明基板(石英ガラス等)34と、この透明基板34の上記電子放出源30側の表面に被着され、上記第2の導電膜(アドレスライン)と直交する多数の帯状に分割された透明導電膜35(アノード電極)と、この透明導電膜35の表面側に被着された多色発光蛍光体36とからなる。

【0134】ここでは、上記透明導電膜35として、例えばITO(Indium Tin Oxide)膜を用いている。このITO膜は、酸化錫をドーパした酸化インジウム膜であり、導電性と透光性を有する膜である。

【0135】また、上記多色発光蛍光体36は、低加速電子線用の蛍光体であり、例えば $\text{ZnO}:\text{Zn}$ が利用される。なお、上記帯状の透明導電膜35は、上記電子放出源30に形成されたアドレスライン(導電膜16a)に対してデータラインを構成する。

【0136】最後に、この表示部31と上記電子放出源30は、図示しない縁部で互いに接合される。この接合は、例えば真空雰囲気中で静電接合を利用して行われ、上記表示部31と電子放出源30とによって挟まれた空間は真空に保たれる。

【0137】このように構成された平面ディスプレイ装置では、上記各電界電子放出素子10を集積してなる電子放出領域32が、この平面ディスプレイ装置の1画素を構成する。そして、上記電子放出源30の導電膜からなるアドレスラインと上記表示部31の透明導電膜35からなるデータラインとに、それぞれ駆動ドライバ38、39を接続すれば、例えば、単純マトリクス方式の液晶ディスプレイ装置と同様の方法で駆動することができる。

【0138】すなわち、図13に示すように、上記ベース電極12に対しては10Vを印加しておき、上記エミッタ電極18、19(第1の導電膜14)には電圧を加えずground(0V)としておく。そして、所定のゲート電極20、11(アドレスライン:第2の導電膜16a)にベース電極12よりも高い電圧(100V)を選択的に印加すれば、その電圧差によって、そのアドレスライン上に位置する任意の上記電界電子放出素子10から電子が上方に放出されることになる。

【0139】一方、放出された電子は、同図左側に示す

10

20

30

40

50

(12)

特開平8-264107

21

22

ように、選択的に電圧が印加されてなるデータライン（透明導電膜35）に引き寄せられ収束する。このことによって、所望位置の蛍光体36を発光させることができ、表示部31に必要な表示を行わせることができる。

【0140】なお、上記任意のデータライン35に対し、選択的に電圧を与えないか、またはマイナスの電圧を与えれば、同図の右側に示すように、電子は表示部まで達しないから上記蛍光体36の発光は行われない。

【0141】このような構成の平面ディスプレイ装置によれば、以下の効果を得ることができる。第1に、低い作動電力であっても良好に作動する平面ディスプレイ装置を得ることができる。

【0142】すなわち、この発明の電界電子放出素子10は前述したように電子放出効率が非常に高く、この電界電子放出素子10を集積してなる電子放出領域32は平面ディスプレイに適した面状電子ビーム放出源となる。このため、低い作動電力であっても良好に作動する平面ディスプレイ装置を得ることができる。

【0143】第2に、平面ディスプレイ装置の画素を非常に緻密に配置することができる効果がある。すなわち、この平面ディスプレイ装置では、電界電子放出素子10どうしを接近させても、各電界電子放出素子10間の距離がエミッタ電極とゲート電極間の距離よりも少しでも大きければ影響はない。

【0144】このため、電界電子放出素子10どうしの間隔を非常に小さくして1画素となる電子放出領域32を形成し、これらを緻密に配置することで、上記電子放出源30側に非常に狭い間隔でアドレスラインを形成するようにしてもクロストーク等の問題は生じない。

【0145】第3に、上記表示部31側にデータラインを設けることによって、発散する電子ビームを収束させることができるから、発光箇所を正確に制御することができる効果がある。

【0146】次に、この発明の第5の実施例について図14を参照して説明する。なお、上記第4の実施例と同様の構成要素については同一符号を付してその詳しい説明は省略する。

【0147】この第5の実施例の平面ディスプレイは、上記ベース電極12を上記電子放出領域32毎に分割してアドレスラインとして構成し、上記第2の導電膜16をこれと直交するデータラインとして構成したものである。

【0148】すなわち、上記第4の実施例と異なり、電子放出源30側にアドレスラインとデータラインが形成されている。したがって、上記表示部31に設けられた透明導電膜35は分割されておらず、図に示すように上記透明基板34の全面に亘って被着されている。

【0149】この平面ディスプレイ装置では、TFTを用いたアクティブマトリックス型の液晶ディスプレイ装置と同様の制御方法を採用することができる。すなわち、駆

動ドライバを制御し、任意のアドレスライン（ベース電極12）とデータライン（第2の導電膜16）とを選択してそれぞれに10Vと100Vの電圧を印加する。

【0150】このことで、そのラインが変わる箇所に位置する電子放出領域32から表示部側に電子が放出され、この電子放出領域32に対向する蛍光体36を発光させることができる。

【0151】なお、上記第2の導電膜16に100Vの電圧を印加するのみでは、上記電子は放出されない。上記エミッタ電極18、19の電子放出部18a、19aに対する電界集中が足りないからである。しかし、上記ベース電極12に10Vを印加することで、上記電子放出部18a、19aに対する電界集中度が向上するから電子が放出されることになる（図8参照）。

【0152】このような平面ディスプレイ装置であっても上記第4の実施例と同様の効果を得ることができる。次に、第6の実施例の平面ディスプレイ装置を図15を参照して説明する。

【0153】この第6の実施例の平面ディスプレイ装置は、上記電子放出源30側のベース電極12をアドレスラインとして構成し、上記表示部31側の透明導電膜35をデータラインとして構成したものである。そして、上記第2の導電膜16（ゲート電極20、21）には常時100Vを印加し、上記第1の導電膜14（エミッタ電極18、19）はgrand（0V）に接続している。

【0154】このような構成によれば、上記第4の実施例と同様に、単純マトリックス方式の液晶ディスプレイ装置と同様の制御方法を採用することができる。そして、上記第4の実施例と同様の効果を得ることができる。

【0155】次に、この発明の第7の実施例の電界電子放出素子について図18を参照して説明する。なお、前記実施例と同様の構成要素については、同一符号を付してその説明を省略する。

【0156】前記平面ディスプレイ装置に応用された第1～第3の電界電子放出素子10、28は、いずれも上方向にのみ電子を放出するものであったが、この第7の実施例の電界電子放出素子42は、上方向だけでなく下方向にも電子を放出することができるようにしたものである。

【0157】すなわち、この電界電子放出素子42は、図18に示すように、上記ベース電極12についても、上記ゲート電極20、21と同様に、第1、第2のベース電極12a、12bに分割し、この第1、第2のベース電極12a、12bからも上記エミッタ電極18（19）に対して電界を印加するものである。

【0158】すなわち、このような構成によれば、上記ゲート電極20、21とベース電極12a、12bとに略同じ電圧（100V）を与えることで、上記エミッタ電極18の電子放出部18aに対して効率良く電界を印

(13)

特開平8-264107

23

加することができ、そして、この電子放出部18aから引き出した電子を偏向させて上下に2分割して放出することができる。

【0159】次に、この電界電子放出素子42を利用した平面ディスプレイ装置を、同図に基づいて説明する。この平面ディスプレイ装置は、この電界電子放出素子42を用いることで、両面表示可能な平面ディスプレイを実現するものである。

【0160】上記電界電子放出素子42は、上記第4～第6の平面ディスプレイ装置と同様にアレイ状に集積化され、電子放出領域32毎にマトリクス状に配置されてなり、電子放出源30'を構成している(図12参照)。そして、上記ゲート電極20、21(第2の導電膜16)とベース電極12a、12b(12)は、上記電子放出領域32毎に帯状に分割され、アドレスラインを構成している。

【0161】一方、この電子放出源30'の上下には、それぞれ、上記第4の実施例と同じ構成を有する表示部31が対向配置されている。この各表示部31には、上記アドレスラインを構成する上記第2の導電膜16およびベース電極12に直交する帯状の透明導電膜35が形成されている。そして、上記上側の表示部31に設けられた透明導電膜35は第1のデータラインを構成し、下側の表示部31に設けられた透明導電膜35は第2のデータラインを構成している。

【0162】このような平面ディスプレイ装置では、上記ゲート電極20、21およびベース電極12a、12bに対してアドレスライン用駆動ドライバ38からアドレス信号を与えると共に、各表示部31の上記透明導電膜35に与える電圧を、それぞれ第1、第2のデータライン用駆動ドライバ39a、39bで個別に制御する。このことで、上記2つの表示部31に異なる画像を表示することができる。

【0163】このような構成によれば、両面表示可能な平面ディスプレイを非常に簡単な構成で得ることができる。すなわち、従来の液晶ディスプレイ装置では、一つの素子で両面別々の表示を行うことは不可能であった。また、発光を得るにはバックライト等が必要であるから、構成が非常に複雑化するということがあった。

【0164】しかし、この第7の実施例の構成によれば、このような欠点を克服した非常に薄い両面ディスプレイ装置を得ることができる効果がある。なお、この発明は、上記一実施例に限定されるものではなく、発明の要旨を変更しない範囲で種々変形可能である。

【0165】例えば、上記実施例においては、上記エミッタ電極18、19の電子放出部18a、19aを作成するために、前記レジスト25を残留部28を残して露光するようにし、このような露光を行うために露光の焦点位置をこのレジスト25からずらして行うようにした。しかし、これに限定されるものではない。

24

【0166】例えば、前記レジスト25の代わりに、化学増幅系レジスト、一例として、IBM社のMaltabes. J. Q氏らがProc. SPIE Vol. 1262(1990)に発表しているような化学増幅系レジストを用いても良い。このようなレジストに対して、アミン化合物(例えばNH<sub>3</sub>等)を含む雰囲気中で例えばエキシマレーザ光を用いたパターンニングを行うと、このレーザ光が照射された領域にはレジスト現像液に対して一部難溶な層ができる。

【0167】ついで、このレジストを現像すると、このレジストは、完全には抜け切らず残留部が生じることとなる。そして、この残留部を含むレジストをマスクとして異方性エッチング(RIE)を行うと、上記第1、第2の実施例と同様の効果を得ることができる。

【0168】

【発明の効果】以上説明したように、この発明の電界電子放出素子は、エミッタ電極に対して、ゲート電極からだけでなく、ベース電極からも電界を印加するようにしたものである。

【0169】このことにより、上記エミッタ電極の尖鋭化された電子放出部の電界集中度を向上させることができる。したがって、低い電圧であっても良好に電子を放出することができる効果がある。

【0170】そして、この際、ゲート電極とエミッタ電極の電位差を、上記ベース電極とエミッタ電極の電位差よりも大きくすることで、放出される電子をベース電極側に偏向させることができ、アノード電極側に良好に導くことが可能になる。

【0171】したがって、この電界電子放出素子を集積して電子放出源や平面ディスプレイ装置を構成することによって、これらの装置を低い電圧であっても良好に作動する平面ディスプレイ装置を得ることができる。

【0172】また、この発明の電界電子放出素子の製造方法によれば、上記エミッタ電極の製造、特に、エミッタ電極の尖鋭化および電極間ギャップの縮小化をパターンニングの解像度に影響されずに行うことが可能である。したがって上述した電子放出効率の高い電界電子放出素子およびこの電界電子放出素子を集積してなる平面ディスプレイ装置を容易に製造することができる効果がある。

【図面の簡単な説明】

【図1】この発明の第1の実施例を示す平面図、および縦断面図。

【図2】同じく、斜視図。

【図3】同じく、動作を説明する縦断面図。

【図4】同じく、エミッタ電極の尖鋭度を説明するための、平面図、側面図および斜視図。

【図5】同じく、電界電子放出素子の製造工程を示す工程図。

【図6】同じく、焦点距離と、レジストの形状の関係を示す説明図。



(14)

特開平8-264107

25

26

【図7】同じく、エミッタ電極およびゲート電極の形状と、電界集中度の関係を示す平面図。

【図8】同じく、ベース電極と、電界集中度の関係を示す縦断面図。

【図9】第2の実施例の電界電子放出素子の製造工程を示す工程図。

【図10】第3の実施例の電界電子放出素子の製造工程を示す工程図。

【図11】第1～第3の実施例の変形例を示す平面図。

【図12】第4の実施例の平面ディスプレイ装置を示す斜視図。

【図13】同じく、縦断面図。

【図14】第5の実施例の平面ディスプレイ装置を示す縦断面図。

【図15】第6の実施例の平面ディスプレイ装置を示す\*

\* 縦断面図。

【図16】第7の実施例の電界電子放出素子および平面ディスプレイ装置を示す縦断面図。

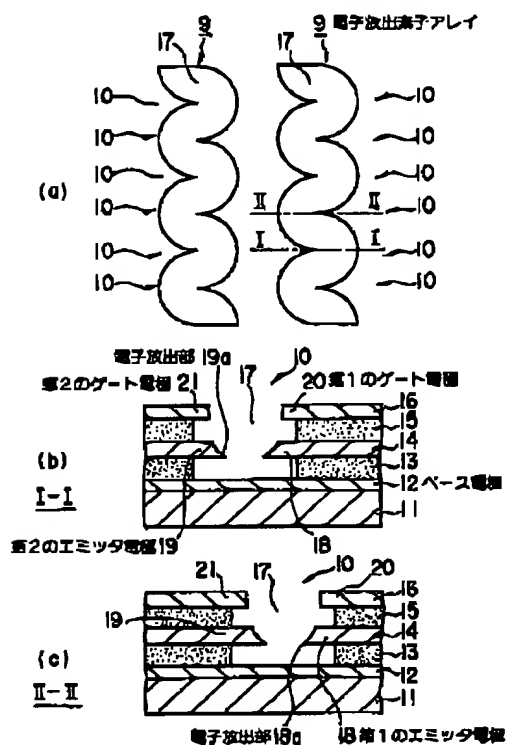
【図17】従来のスピント型の電界電子放出素子を示す断面図。

【図18】従来の平面型の電界電子放出素子を示す平面図、および縦断面図。

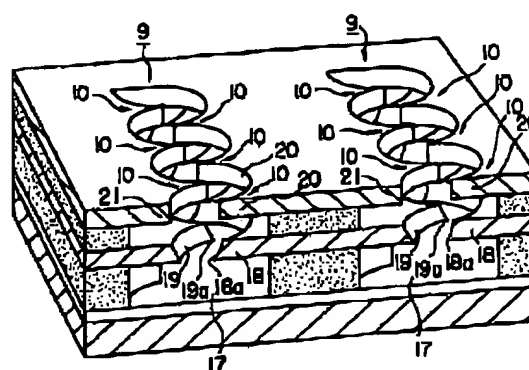
【符号の説明】

10…電界電子放出素子、10…基板、11…基板、12…ベース電極、13…第1の絶縁膜、14…第1の導電膜、15…第2の絶縁膜、16…第2の導電膜、18…第1のエミッタ電極、18a…電子放出部、19…第2のエミッタ電極、19a…電子放出部、20…第1のゲート電極、21…第2のゲート電極、22…アノード電極、30…電子放出源、31…表示部。

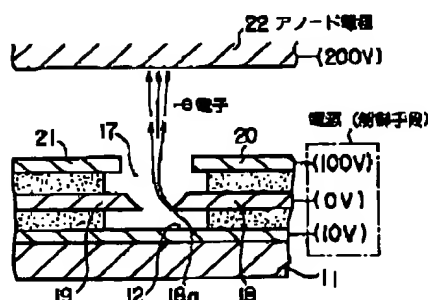
【図1】



【図2】



【図3】

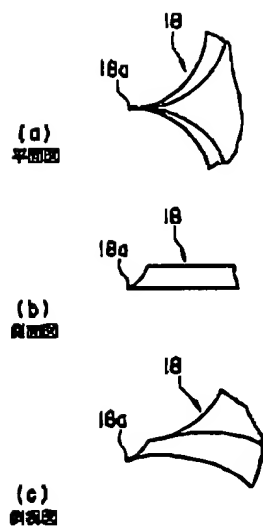




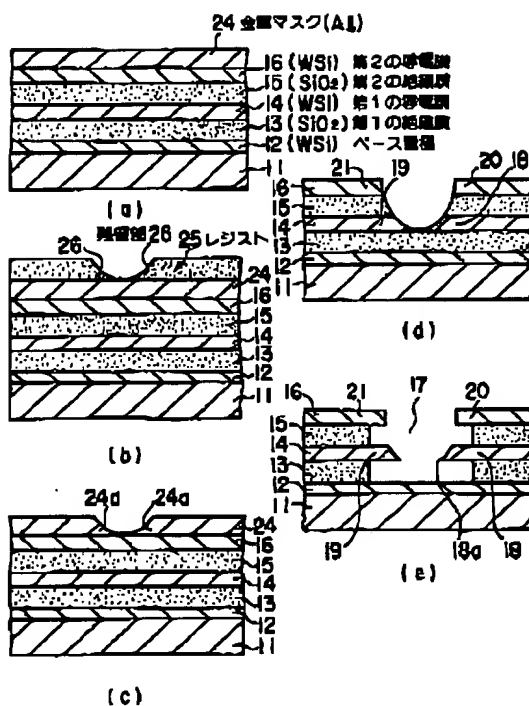
(15)

特開平8-264107

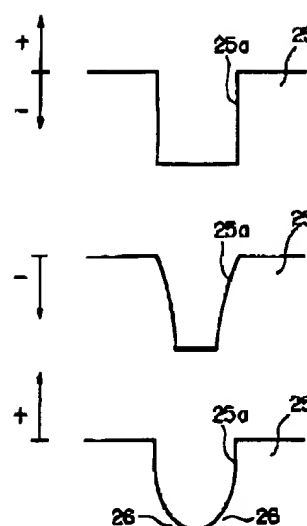
【図4】



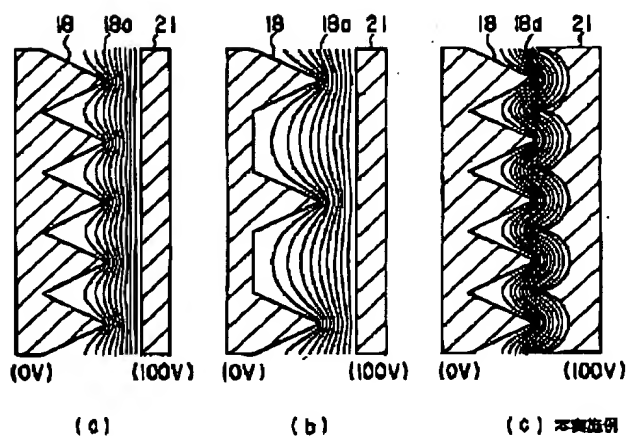
【図5】



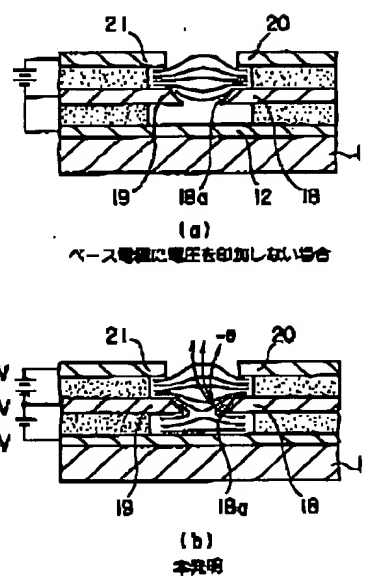
【図6】



【図7】



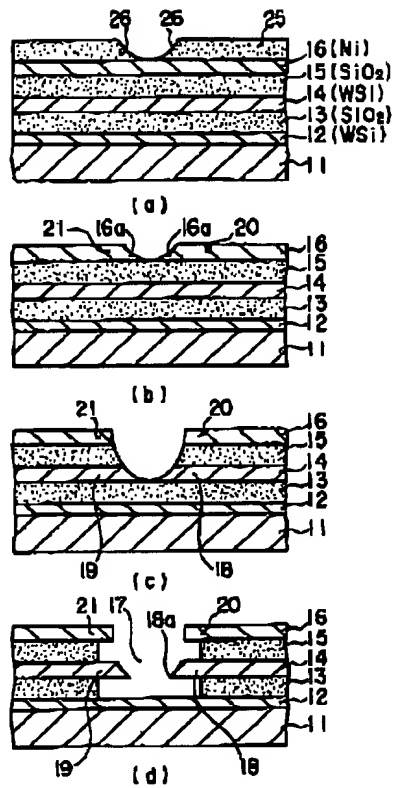
【図8】



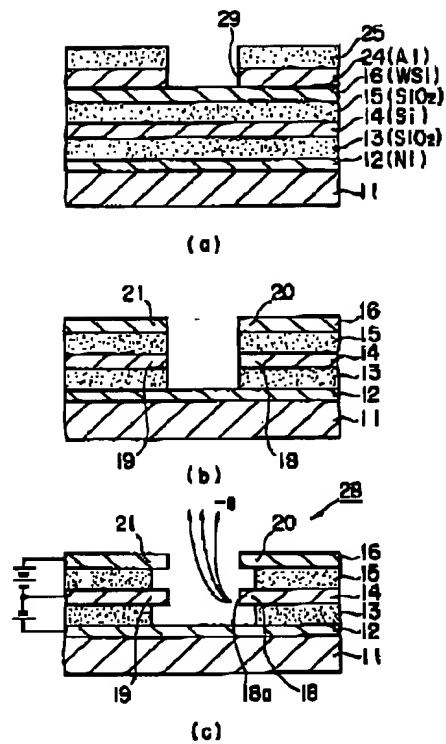
(16)

特開平8-264107

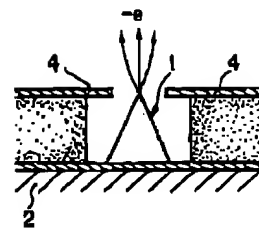
【図9】



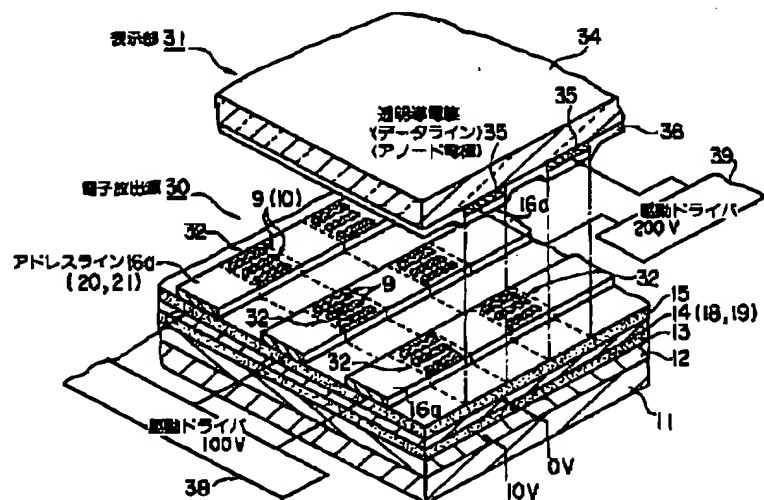
【図10】



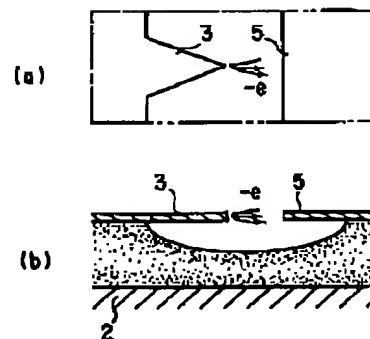
【図17】



【図12】



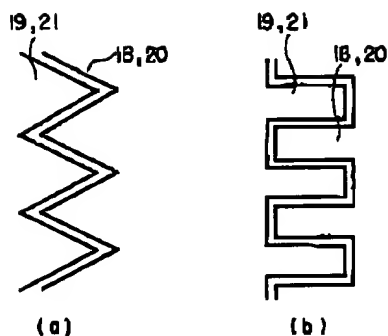
【図18】



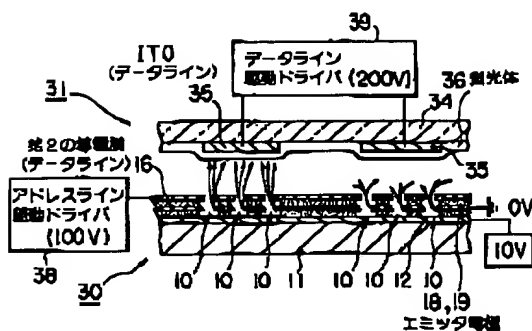
(17)

特開平8-264107

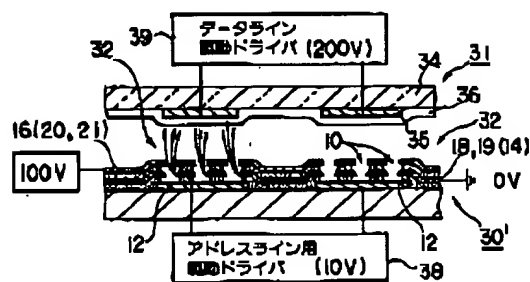
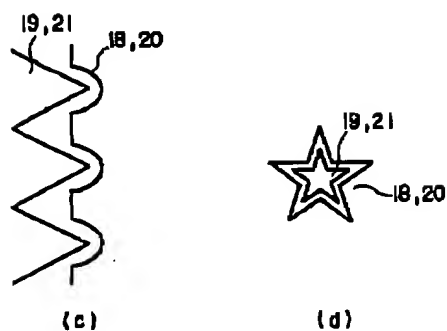
【 1 1 】



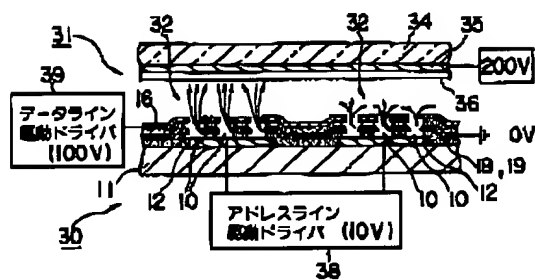
【圖 13】



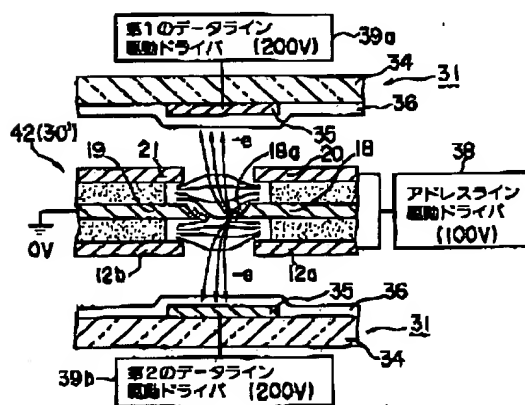
【圖 15】



【圖 14】



【圖 16】



特開平8-264107

【公報種別】特許法第17条の2の規定による補正の掲載  
 【部門区分】第7部門第1区分  
 【発行日】平成14年3月29日(2002.3.29)

【公開番号】特開平8-264107  
 【公開日】平成8年10月11日(1996.10.11)  
 【年通号数】公開特許公報8-2642  
 【出願番号】特願平7-66078  
 【国際特許分類第7版】

H01J 1/30

9/02

31/12

【F I】

H01J 1/30

B

Z

9/02

B

31/12

B

【手続補正書】

【提出日】平成13年10月30日(2001.10.30)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正内容】

【特許請求の範囲】

【請求項1】 尖鋭化された電子放出部を有し、電界が与えられることでこの電子放出部から電子を放出する板状のエミッタ電極と、

このエミッタ電極の一面側に絶縁層を介して積層され、上記エミッタ電極に電界を与えるベース電極と、このエミッタ電極の他面側に絶縁層を介して積層され、上記エミッタ電極に電界を与えるゲート電極とを有することを特徴とする電界電子放出素子。

【請求項2】 請求項1記載の電界電子放出素子において、

上記エミッタ電極の電子放出部は、このエミッタ電極の他面側からえぐられることで、厚さ方向に尖鋭化されている

ことを特徴とする電界電子放出素子。

【請求項3】 請求項1記載の電界電子放出素子において、

上記ゲート電極は、上記エミッタ電極の他面と平行な方向に所定ギャップを存して分割され、各々上記エミッタ電極の電子放出部に電界を与える第1、第2のゲート電極を有し、

上記エミッタ電極から放出された電子は、この第1、第2のゲート電極間を通して上記エミッタ電極の他面側に

放出される

ことを特徴とする電界電子放出素子。

【請求項4】 請求項3記載の電界電子放出素子において、

上記第1、第2のゲート電極のいずれか一方は、上記エミッタ電極の電子放出部を囲む縁部を有する

ことを特徴とする電界電子放出素子。

【請求項5】 請求項3記載の電界電子放出素子において、

上記エミッタ電極は、上記ゲート電極およびベース電極と平行な方向に所定隙間を存して分割された第1、第2のエミッタ電極を有し、

第1、第2のエミッタ電極のそれぞれに電子放出部が設けられ、

上記第1のエミッタ電極の電子放出部と、第2のエミッタ電極の電子放出部は、上記ゲート電極およびベース電極と平行な方向に交互に設けられている

ことを特徴とする電界電子放出素子。

【請求項6】 請求項3記載の電界電子放出素子において、

上記ベース電極は、上記エミッタ電極の一面と平行な方向に所定ギャップを存して分割され、各々上記エミッタ電極の電子放出部に電界を与える第1、第2のベース電極を有し、

上記エミッタ電極から放出された電子は、この第1、第2のベース電極の間を通してエミッタ電極の一面側にも放出される

ことを特徴とする電界電子放出素子。

【請求項7】 請求項1記載の電界電子放出素子において、

特開平8-264107

上記エミッタ電極から放出された電子を受けるアノード電極を有する

ことを特徴とする電界電子放出素子。

【請求項8】 請求項7記載の電界電子放出素子において、

上記アノード電極は、透明導電膜を有し、

この透明導電膜には上記エミッタ電極から放出された電子を受けることで発光する蛍光体が設けられている

ことを特徴とする電界電子放出素子。

【請求項9】 請求項1記載の電界電子放出素子において、

上記エミッタ電極とベース電極の電位差と、上記ゲート電極とエミッタ電極の電位差を制御することで、上記エミッタ電極の他面側に電子を放出させる制御手段を有する

ことを特徴とする電界電子放出素子。

【請求項10】 請求項1記載の電界電子放出素子において、

上記エミッタ電極とベース電極の電位差と、上記ゲート電極とエミッタ電極の電位差を制御することで、上記エミッタ電極の一面側と他面側とに電子を放出させる制御手段を有する

ことを特徴とする電界電子放出素子。

【請求項11】 請求項1記載の電界電子放出素子を基板上にマトリックス状に配設してなる電子放出源と、この電子放出源に対向配置され、上記電子放出源から放出された電子を受けることで発光表示を行う表示部とを有することを特徴とする平面ディスプレイ装置。

【請求項12】 請求項11記載の平面ディスプレイ装置において、

上記電子放出源と上記表示部は、上記ゲート電極に積層された絶縁層を介して接合されていることを特徴とする平面ディスプレイ装置。

【請求項13】 電界電子放出素子の製造方法において、

基板の一面側にベース電極、第1の絶縁層、第1の導電膜、第2の絶縁層、第2の導電膜および金属マスクを積層し、この金属マスクにレジストを塗布する工程と、

このレジストの所定の部位に対して露光用光を照射し、このレジストの上記所定の部位の一部に露光されない残留部が残るように、このレジストの露光を行う工程と、このレジストおよび上記残留部をマスクとして上記金属マスクを異方性エッチングすることにより、上記金属マスクの所定の部位をエッチング除去すると共に、この金属マスクの上記所定の部位の一部にエッチング除去されない残留部を形成する工程と、

この金属マスクおよび上記残留部をマスクとして上記第1の絶縁層、第1の導電膜、第2の絶縁層および第2の導電膜を異方性エッチングすることにより、上記第2の導電膜の所定の部位を除去して第1、第2のゲート電極

を形成し、上記第1の導電膜の所定の部位をエッチング除去して上記エミッタ電極を形成すると共にこのエミッタ電極をえぐることで厚さ方向に尖鋭化して電子放出部を形成する工程と

を有することを特徴とする電界電子放出素子の製造方法。

【請求項14】 電界電子放出素子の製造方法において、

基板の一面側にベース電極、第1の絶縁層、第1の導電膜、第2の絶縁層および第2の導電膜を積層し、この第2の導電膜にレジストを塗布する工程と、

このレジストの所定の部位に対して露光用光を照射し、このレジストの上記所定の部位の一部に露光されない残留部が残るように、このレジストの露光を行う工程と、このレジストおよび上記残留部をマスクとして上記第2の導電膜の所定の部位をエッチング除去して第1、第2のゲート電極を形成すると共に、この第2の導電膜上記所定の部位の一部にエッチング除去されない残留部を形成する工程と、

この第2の導電膜および上記残留部をマスクとして上記第1の絶縁層、第1の導電膜および第2の絶縁層を異方性エッチングすることにより、上記第1の導電膜の所定の部位を除去して上記エミッタ電極を形成すると共にこのエミッタ電極をえぐることで厚さ方向に尖鋭化して電子放出部を形成する工程と

を有することを特徴とする電界電子放出素子の製造方法。

【請求項15】 請求項13あるいは請求項14記載の電界電子放出素子の製造方法において、

上記レジストの露光工程は、露光用光の焦点位置を上記レジストの塗布された位置からずらして行う

ことを特徴とする電界電子放出素子の製造方法。

【請求項16】 基板と、この基板上にベース電極となる金属膜、第1の絶縁膜、第1の導電膜、第2の絶縁膜、第2の導電膜とが順に積層されており、前記第1の絶縁膜、前記第1の導電膜、前記第2の絶縁膜、前記第2の導電膜を貫通する電子放出溝が形成されている電界電子放出素子であって、

前記電子放出溝により前記第1の導電膜は、第1及び第2のエミッタ電極に分割されており、かつ、各エミッタ電極は、前記基板と平行に、尖鋭化された部分と、湾曲した部分とが交互に連続するとともに、一方のエミッタ電極の湾曲した部分と他方のエミッタ電極の尖鋭化した部分とが対向するように形成され、前記電子放出溝により前記第2の導電膜は、第1及び第2のゲート電極に分割されていることを特徴とする電界電子放出素子。

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】0020

【補正方法】変更

特開平8-264107

## 【補正内容】

【0020】第13の手段は、電界電子放出素子の製造方法において、基板の一面側にベース電極、第1の絶縁層、第1の導電膜、第2の絶縁層、第2の導電膜および金属マスクを積層し、この金属マスクにレジストを塗布する工程と、このレジストの所定の部位に対して露光用光を照射し、このレジストの上記所定の部位の一部に露光されない残留部が残るように、このレジストの露光を行う工程と、このレジストおよび上記残留部をマスクとして上記金属マスクを異方性エッチングすることにより、上記金属マスクの所定の部位をエッチング除去すると共に、この金属マスクの上記所定の部位の一部にエッチング除去されない残留部を形成する工程と、この金属マスクおよび上記残留部をマスクとして上記第1の絶縁層、第1の導電膜、第2の絶縁層および第2の導電膜を異方性エッチングすることにより、上記第2の導電膜の所定の部位を除去して第1、第2のゲート電極を形成し、上記第1の導電膜の所定の部位をエッチング除去して上記エミッタ電極を形成すると共にこのエミッタ電極をえぐることで厚さ方向に尖鋭化して電子放出部を形成する工程とを有することを特徴とする電界電子放出素子の製造方法である。

## 【手続補正3】

【補正対象書類名】明細書

【補正対象項目名】0021

【補正方法】変更

## 【補正内容】

【0021】第14の手段は、電界電子放出素子の製造方法において、基板の一面側にベース電極、第1の絶縁層、第1の導電膜、第2の絶縁層および第2の導電膜を積層し、この第2の導電膜にレジストを塗布する工程と、このレジストの所定の部位に対して露光用光を照射し、このレジストの上記所定の部位の一部に露光されない残留部が残るように、このレジストの露光を行う工程と、このレジストおよび上記残留部をマスクとして上記

第2の導電膜の所定の部位をエッチング除去して第1、第2のゲート電極を形成すると共に、この第2の導電膜の上記所定の部位の一部にエッチング除去されない残留部を形成する工程と、この第2の導電膜および上記残留部をマスクとして上記第1の絶縁層、第1の導電膜および第2の絶縁層を異方性エッチングすることにより、上記第1の導電膜の所定の部位を除去して上記エミッタ電極を形成すると共にこのエミッタ電極をえぐることで厚さ方向に尖鋭化して電子放出部を形成する工程とを有することを特徴とする電界電子放出素子の製造方法である。

## 【手続補正4】

【補正対象書類名】明細書

【補正対象項目名】0022

【補正方法】変更

## 【補正内容】

【0022】第15の手段は、第13あるいは第14の手段の電界電子放出素子の製造方法において、上記レジストの露光工程は、露光用光の焦点位置を上記レジストの塗布された位置からずらして行うことを特徴とする電界電子放出素子の製造方法である。第16の手段は、基板と、この基板上にベース電極となる金属膜、第1の絶縁膜、第1の導電膜、第2の絶縁膜、第2の導電膜とが順に積層されており、前記第1の絶縁膜、前記第1の導電膜、前記第2の絶縁膜、前記第2の導電膜を貫通する電子放出溝が形成されている電界電子放出素子であって、前記電子放出溝により前記第1の導電膜は、第1及び第2のエミッタ電極に分割されており、かつ、各エミッタ電極は、前記基板と平行に、尖鋭化された部分と、湾曲した部分とが交互に連続するとともに、一方のエミッタ電極の湾曲した部分と他方のエミッタ電極の尖鋭化した部分とが対向するように形成され、前記電子放出溝により前記第2の導電膜は、第1及び第2のゲート電極に分割されていることを特徴とする電界電子放出素子である。